



Новые ПЛИС европейского производства для применения в бортовой аппаратуре КА ДЗЗ

Ноябрь 2020 г.

Восемнадцатая Всероссийская Открытая конференция
«СОВРЕМЕННЫЕ ПРОБЛЕМЫ ДИСТАНЦИОННОГО
ЗОНДИРОВАНИЯ ЗЕМЛИ ИЗ КОСМОСА

Королев А.В., ООО «СД Солюшнс»

- Компания 3D PLUS. Основные факты стр. 3 – 6
- Описание модульного компьютерного ядра стр. 7 – 13
- Технические характеристики модуля FUSIO RT стр. 14 – 20
- Программное обеспечение Nxmap стр. 21 – 25
- Программное обеспечение 3D PLUS стр. 26 – 27
- Варианты комплектов поставки FUSIO RT стр. 28 – 29
- ВЫВОДЫ стр. 30 – 31

Компания 3D PLUS

Основные факты

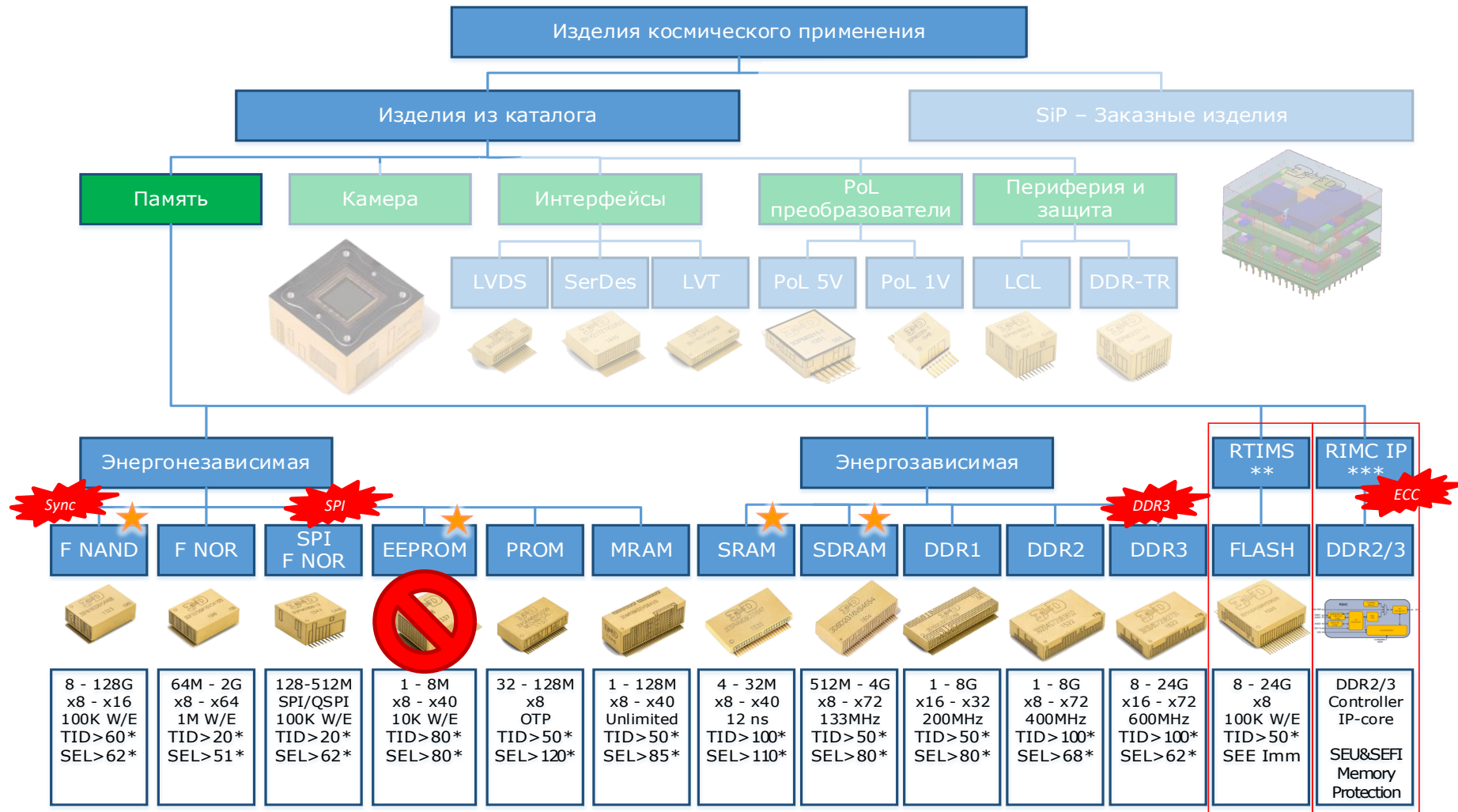
Основные факты

- Основана в 1995 году
- Место расположения: Бюк, Франция
- Штат: 270 сотрудников
- Производитель высоконадёжных гибридных ИС и Систем в Корпусе (System-in-Package) для ответственных применений
- Производственная мощность: 750 модулей космической квалификации в неделю, в том числе более 25 камер.
- В 2019 году поставлено 33 000 квалифицированных для космоса электронных компонентов. На начало 2020 года в космосе находятся 160 000 модулей.
- Производственная линия сертифицирована ESA и CNES для изготовления модулей космического применения
- Отсутствие ограничений для экспорта в РФ (ITAR Free)



Штабквартира: Бюк, Франция

Номенклатура доступных модулей памяти



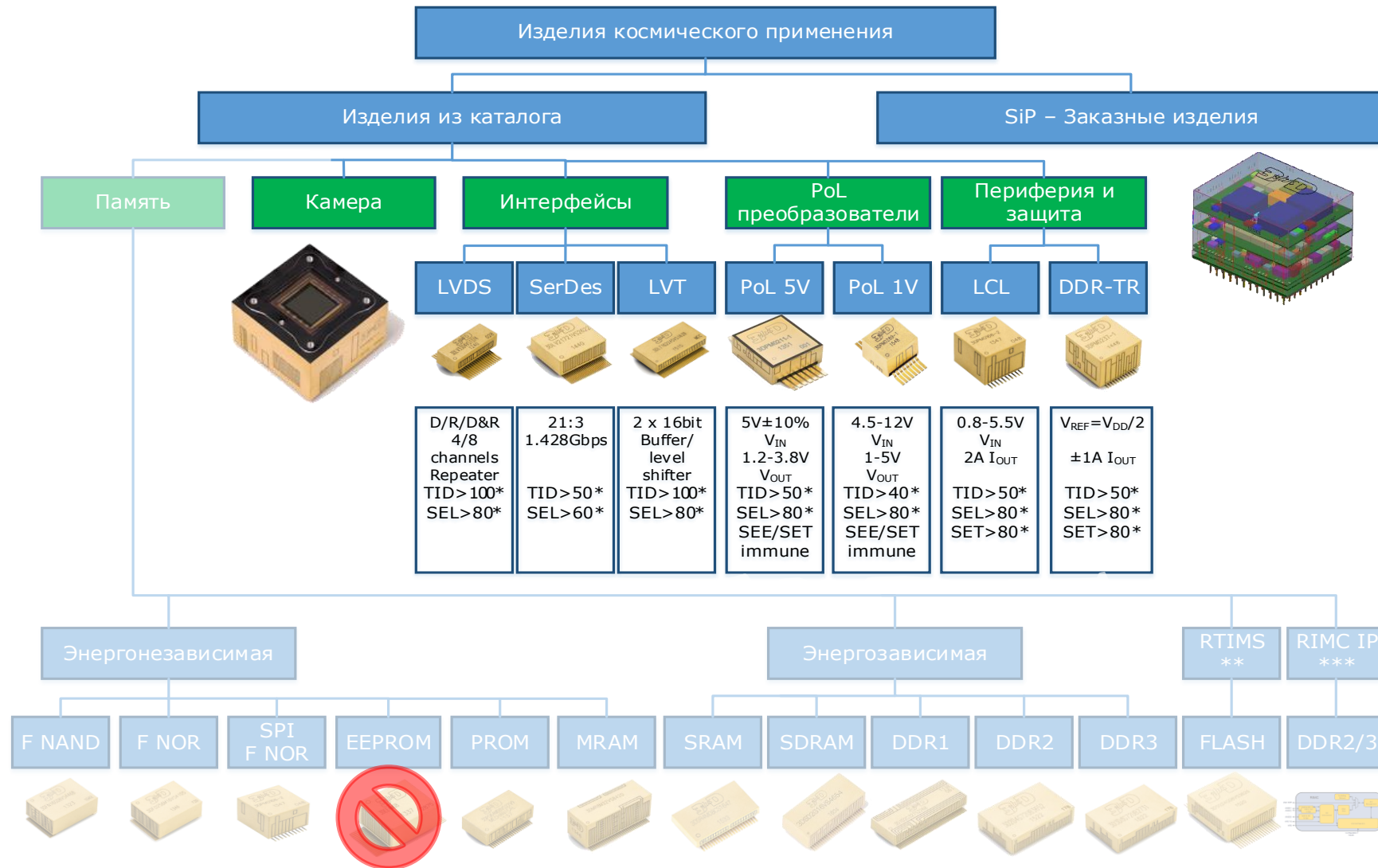
★ Изделия включенные в перечень предпочтительных компонентов Европейского Космического Агентства (EPPL)

Примечания: * TID приведен в Krad(Si); SEL приведен в МэВ*см²/мг.

** Радиационнотойкая интеллектуальная сборка памяти (Radiation Tolerant Intelligent Memory Stack)

*** Радиационнотойкий IP-контроллер памяти (Radiation Intelligent Memory Controller IP)

Номенклатура доступных интерфейсов, периферии и DC/DC преобразователей



Примечания: * TID приведен в Krad(Si); SEL приведен в МэВ*см²/мг.

** Радиационнотойкая интеллектуальная сборка памяти (Radiation Tolerant Intelligent Memory Stack)

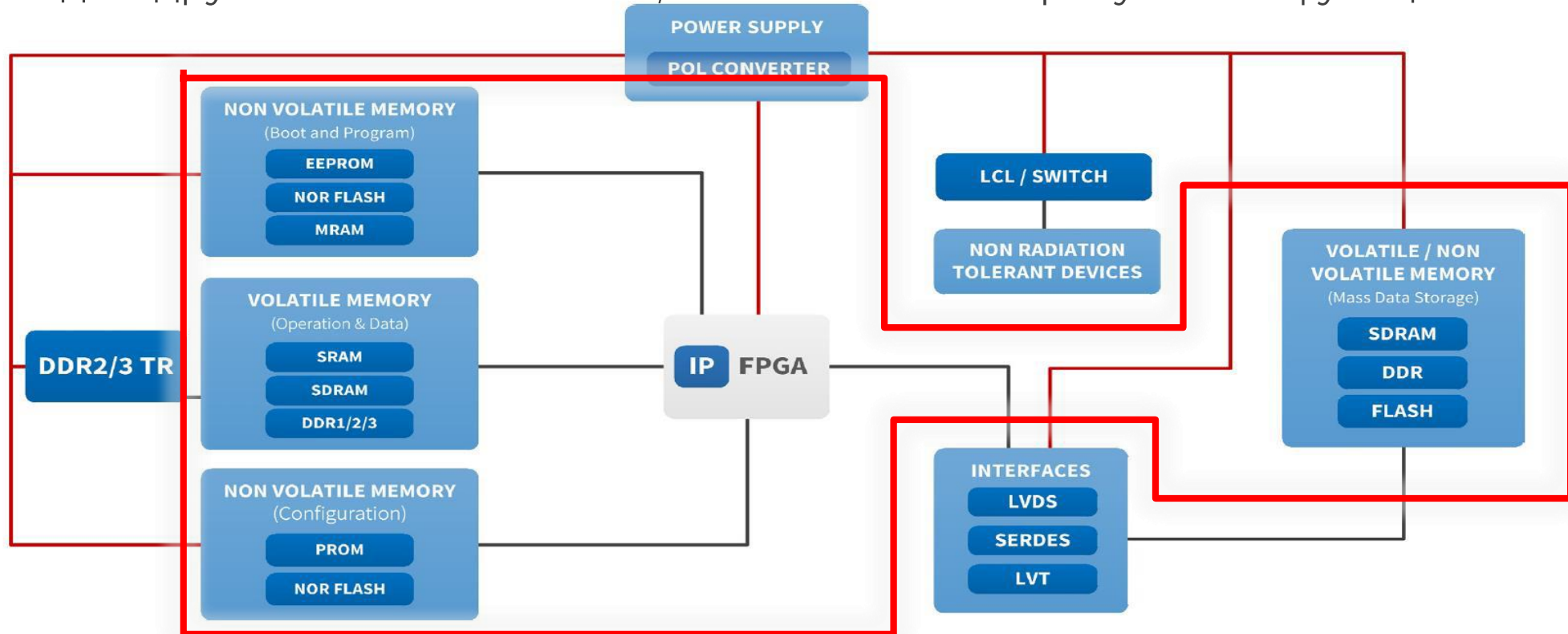
*** Радиационнотойкий IP-контроллер памяти (Radiation Intelligent Memory Controller IP)

Описание модульного компьютерного ядра

Общее описание

Компьютерные устройства на базе ПЛИС распространены в оборудовании КА благодаря универсальности, производительности и эффективности с точки зрения стоимости и времени разработки устройств.

Модульное компьютерное ядро (Modular Computer Core, MCC) является разновидностью полнофункционального компьютера в виде единого модуля с блочной конструкцией, микропроцессором (конфигурируемым внутри ПЛИС), памятью, портами ввода/вывода и другими особенностями, в соответствии с требуемым функционалом



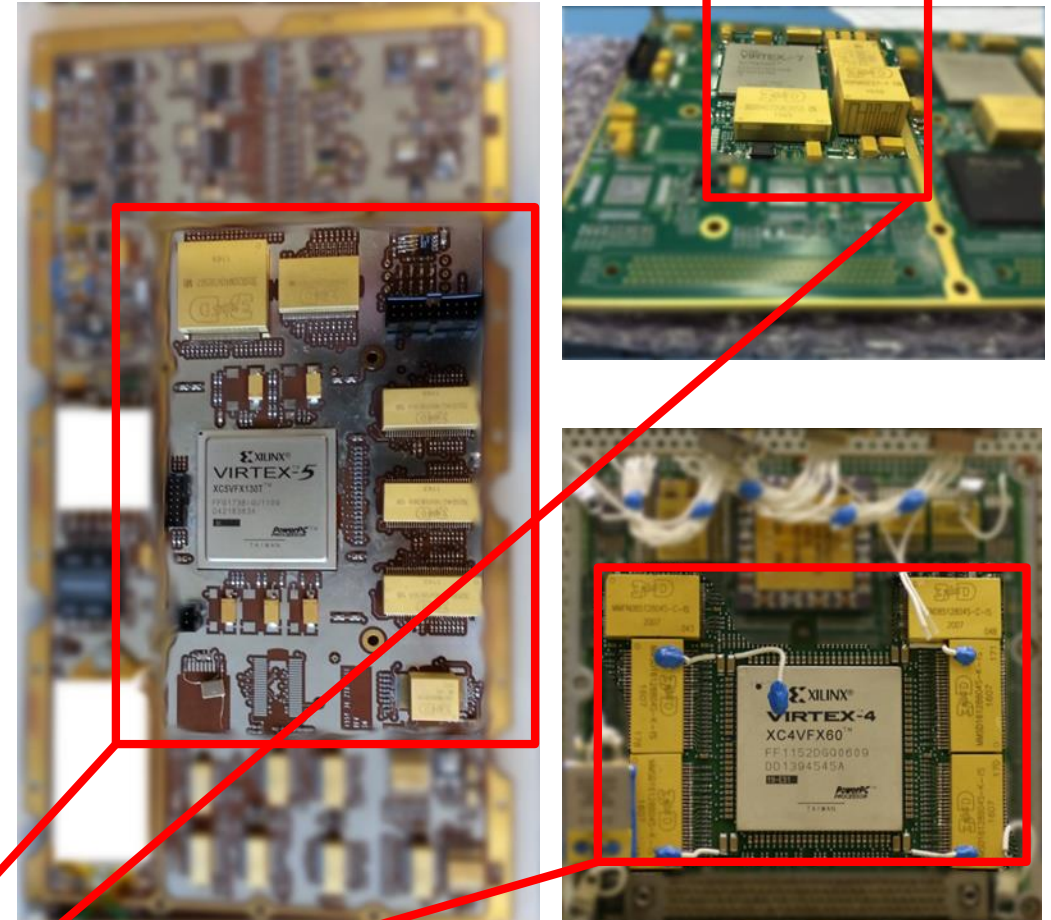
Предпосылки разработки модуля FUSIO RT

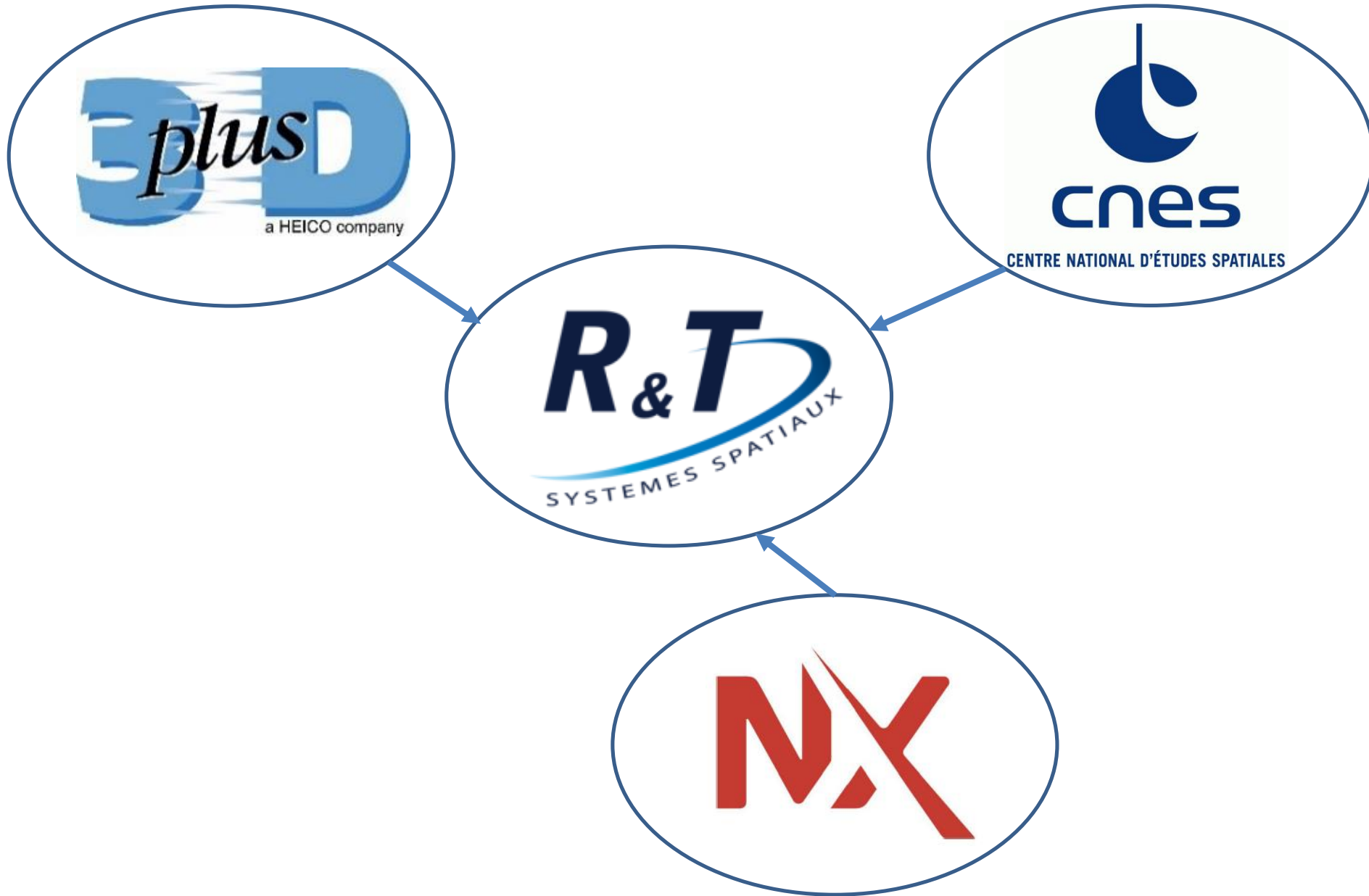
Большинство компьютерных плат вычислительных устройств имеют основную конструкцию с использованием ПЛИС с загрузочной памятью + вычислительная память + накопитель данных.

FUSIO RT – унифицированное перепрограммируемое компьютерное ядро космического уровня качества со всеми необходимыми элементами, включенными в состав модуля.

Достигаемые преимущества:

- уменьшение размера печатной платы,
- подтвержденный радиационноустойчивый конструктив,
- квалификация в форме полнофункционального модуля Plug-and-Play

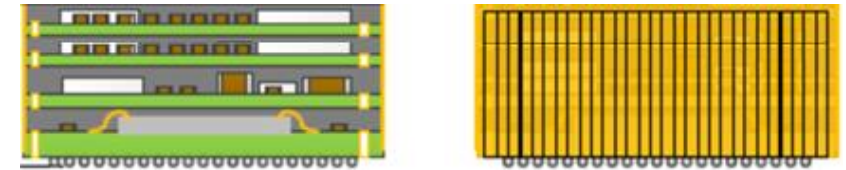




Концепция модуля – компромисс между мощностью и простотой в

- **Корпус BGA483 с шагом выводов 1,27 мм, 32x32x12,5* мм³ (* в полной конфигурации)**

- 1,27 мм BGA соответствует производственному процессу 3D PLUS PID.
- Корпус BGA483 с габаритами 32x32 мм экономит место на печатной плате
- Простота сборки
- Все порты I/O памяти интегрированы в составе модуля
- Доступны 262 пользовательских порта ввода/вывода (с напряжениями 3,3 В, 1,8 В и 1,5 В)

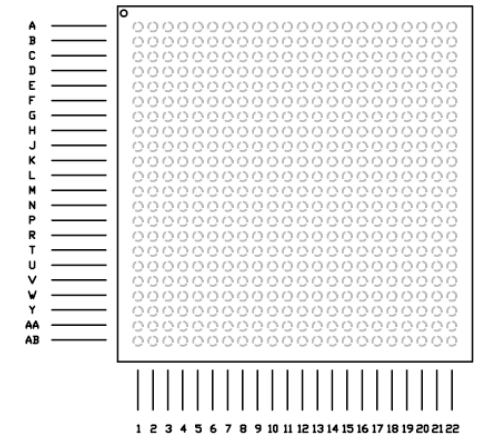


- **Опциональная интегрированная память SDRAM/NAND**

- Достаточная производительность
- Для памяти SDRAM не требуется дополнительного согласующего стабилизатора (DDR TR)

- **Радиационная стойкость**

- Общая накопленная доза TID > 40 крад
- Нечувствительность к SEL до уровня LET > 60 МэВ*см²/мг
- Конфигурационная память отключается при неиспользовании
- IP ядра контроллеров памяти для подавления ошибок вызванных воздействием радиации



Не требует установки памяти

Не требует установки контроллера памяти

Радиационная стойкость по конструкции

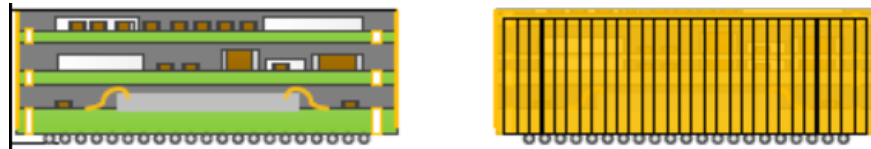
Все в одном корпусе, квалифицированном для космоса

Архитектура – модульный конструктив с фиксированным расположением

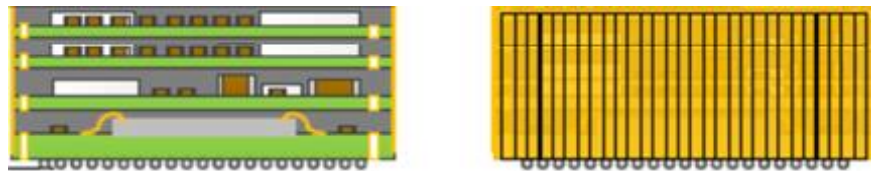
L1+L2: Базовая конфигурация = ПЛИС + Flash NOR SPI
конфигурационная память с троированием (TMR)



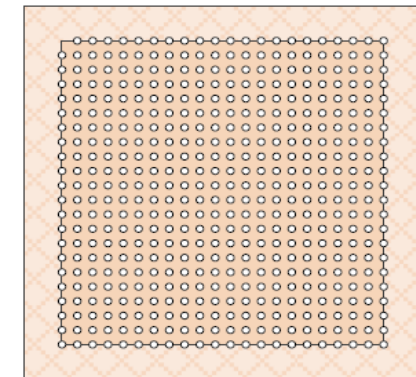
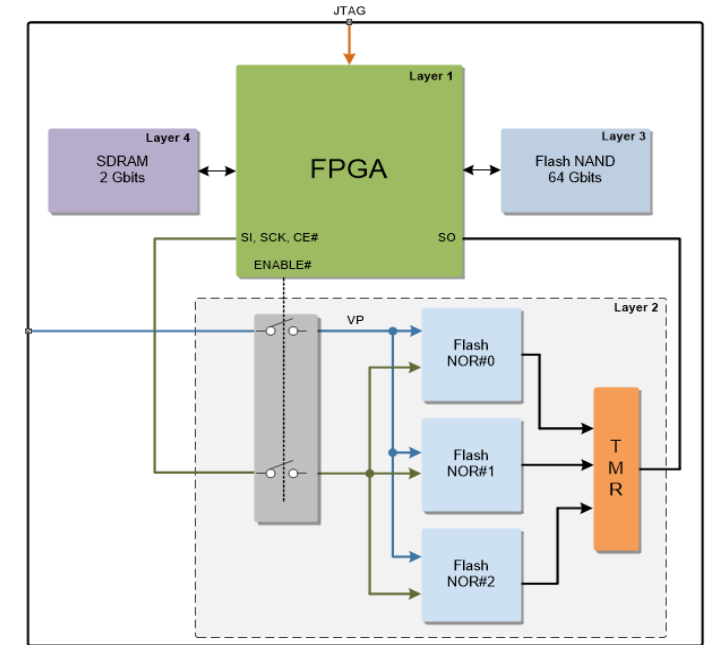
L1+L2+L3: = Базовая конфигурация + Flash NAND 64 Гб
либо = Базовая конфигурация + SDRAM 2Гб



L1+L2+L3+L4: Полнофункциональный модуль =
Базовая конфигурация + Flash NAND 64 Гб + SDRAM 2Гб



Расположение выводов модуля неизменно для всех конфигураций



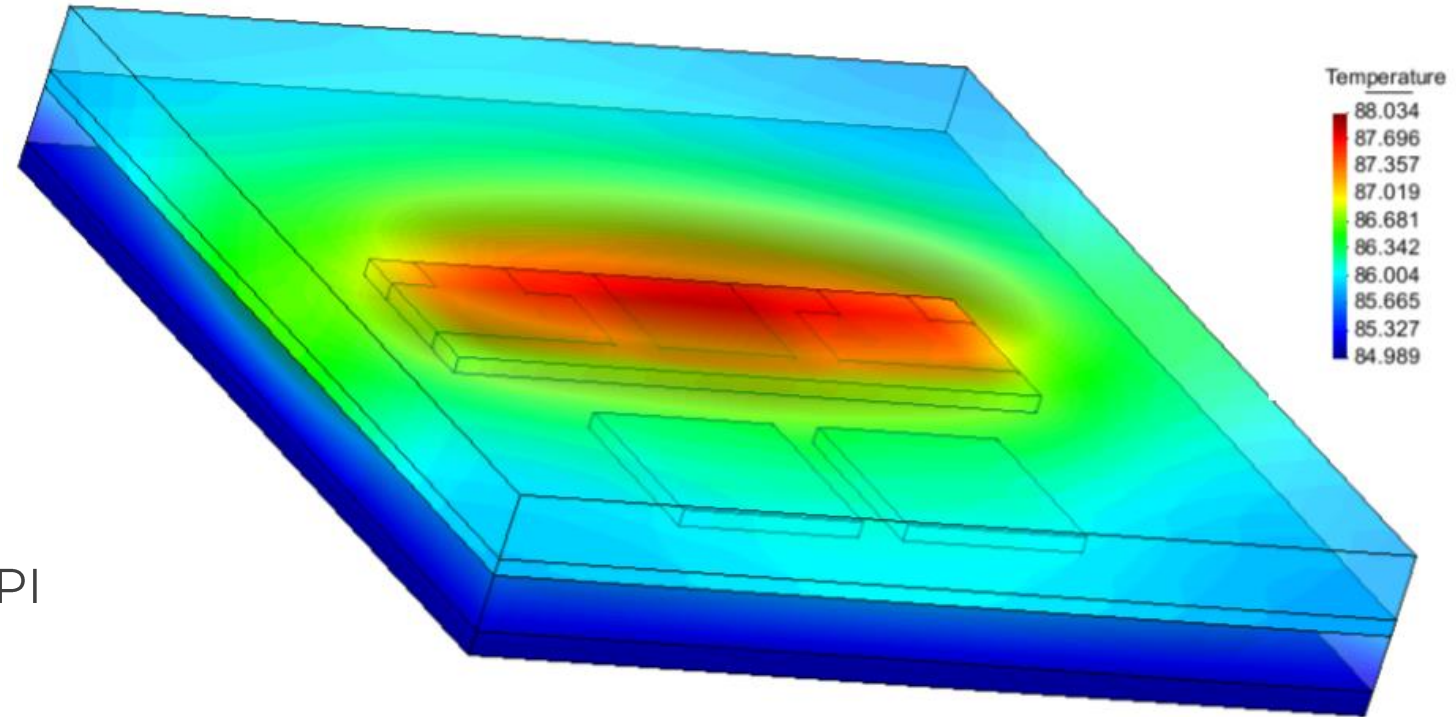
Корпус BGA483 с шагом выводов 1,27 мм,
ДхШхВ: 32х32х12,5* мм³
(* в 4-х уровневой конфигурации)

Термоанализ модуля – испытания и параметризация критических функций

Надежность работы модуля в жестких условиях эксплуатации на этапе проектирования подтверждается на основе расчета и анализа тепловых характеристик модуля.

Исходная гипотеза:

- 483 шарика оловянно-свинцового припоя **Sn10Pb90**
- $T_{ref} = 85\text{ °C}$
- $P_{tot} = 4,9\text{ Вт}$
 - 4,5 Вт для ПЛИС
 - 0,14 Вт для каждой Flash NOR SPI



Результаты:

- Внутри модуля максимальное повышение температуры составляет **3 °C**
- Тепловое сопротивление модуля **0,8 °C/Вт**

Технические характеристики модуля FUSIO RT

Характеристики европейской ПЛИС NX1H35S, входящей в состав модуля

Технологический процесс:

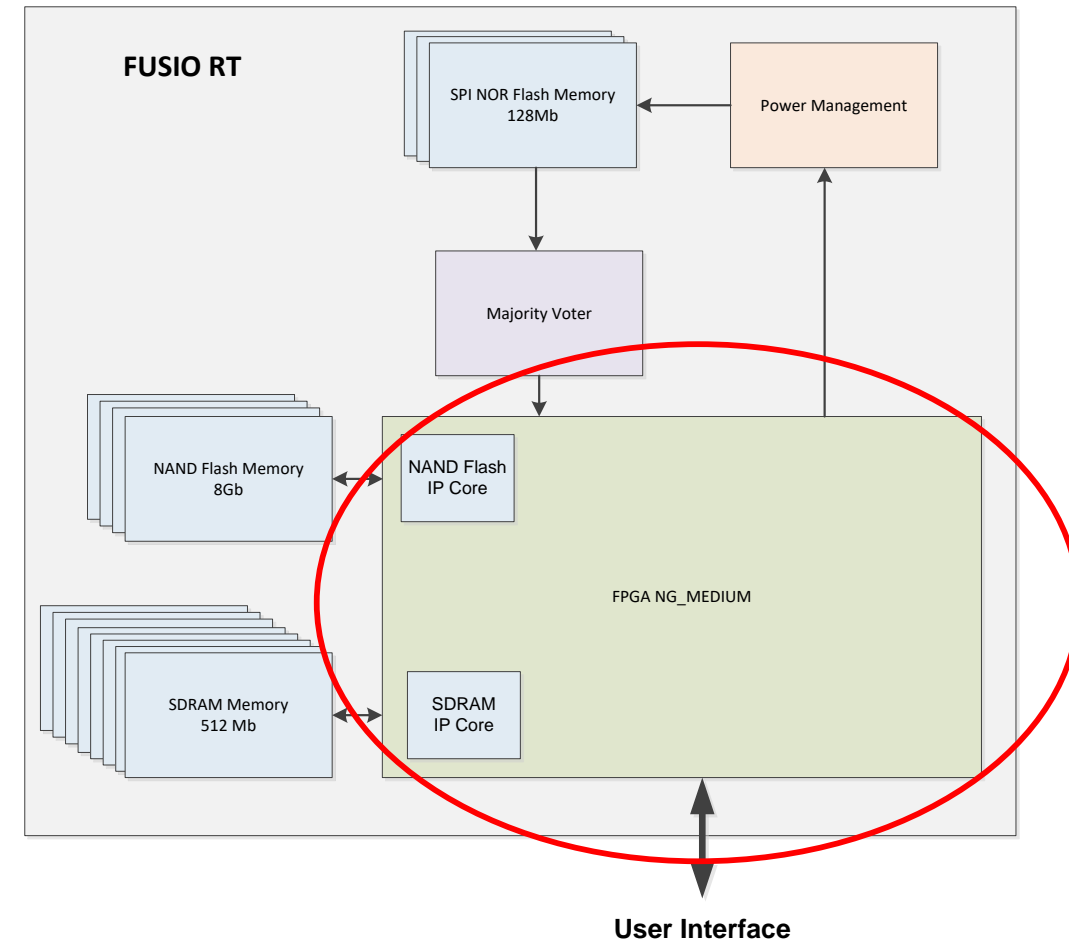
- Производство ST Microelectronics C65-SPACE (65 нм КМОП)
- 3,3 В подзатворный оксид портов ввода/вывода GO2 (5 нм)
- 1,2 В подзатворный оксид ядра GO1 (1,38 нм), троирование транзисторов VT
- 7 слоев медной металлизации, 5 тонких и 2 толстых
- SRAM высокой плотности

Радиационная стойкость:

- TID > 100 крад (Si)
- SEL LET порог > 60 МэВ*см²/мг при 125 °С

Надежность:

- Расчётная сохраняемость информации ячеек библиотек - 20 лет
- ESD = 2 кВ в модели HBM



Характеристики европейской ПЛИС NX1H35S, входящей в состав модуля

Основные характеристики:

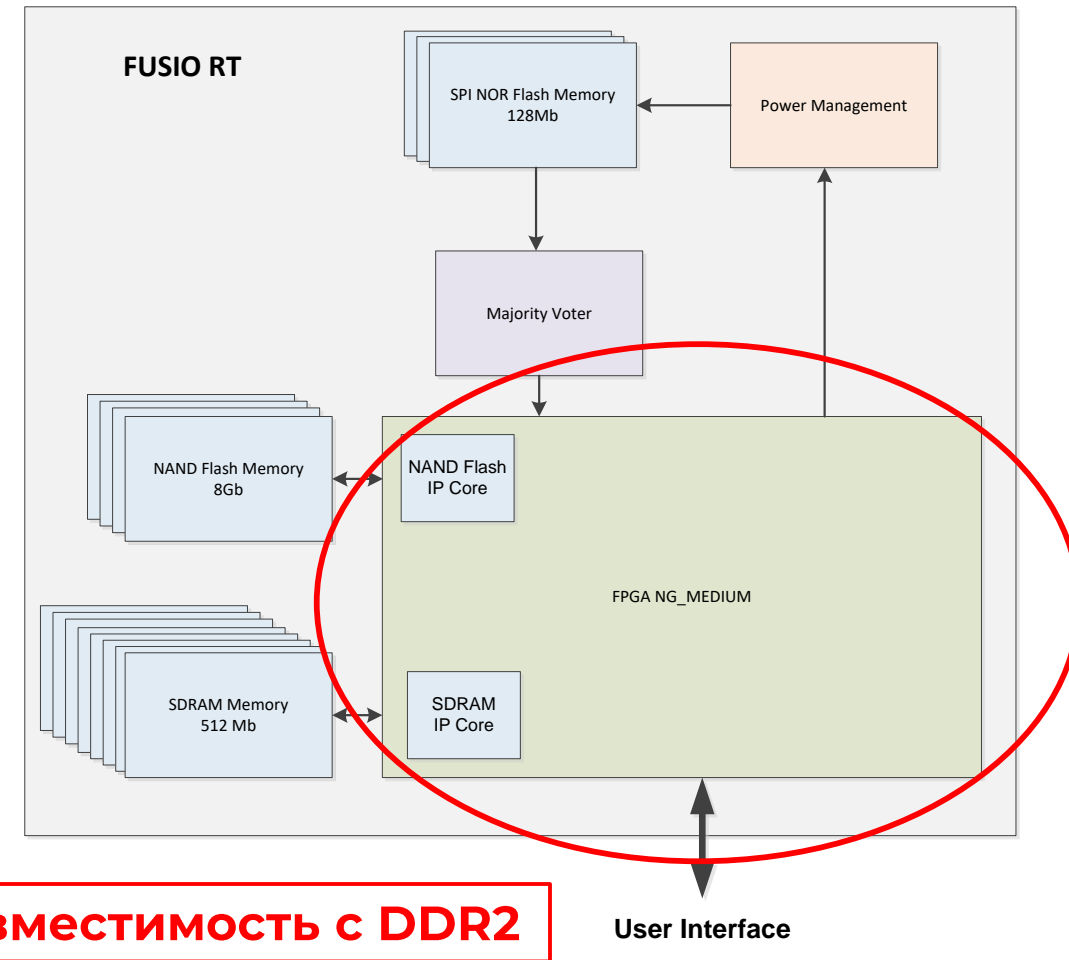
- 35 kLUT
- 3 Мб RAM
- 112 блоков DSP
- 5 настраиваемых режимов, включая SPI, непосредственное управление по JTAG и SpaceWire в составе модуля FUSIO RT
- Нет аппаратного IP ядра процессора

Характеристики портов ввода/вывода:

- Поддержка различных входных напряжений I/O от 1,5 В до 3,3 В
- Поддержка холодного резерва
- Режим совместимости с LVDS
- Программируемые линии задержки на всех контактах
- Программируемая резистивная терминация
- 374 порта ввода/вывода

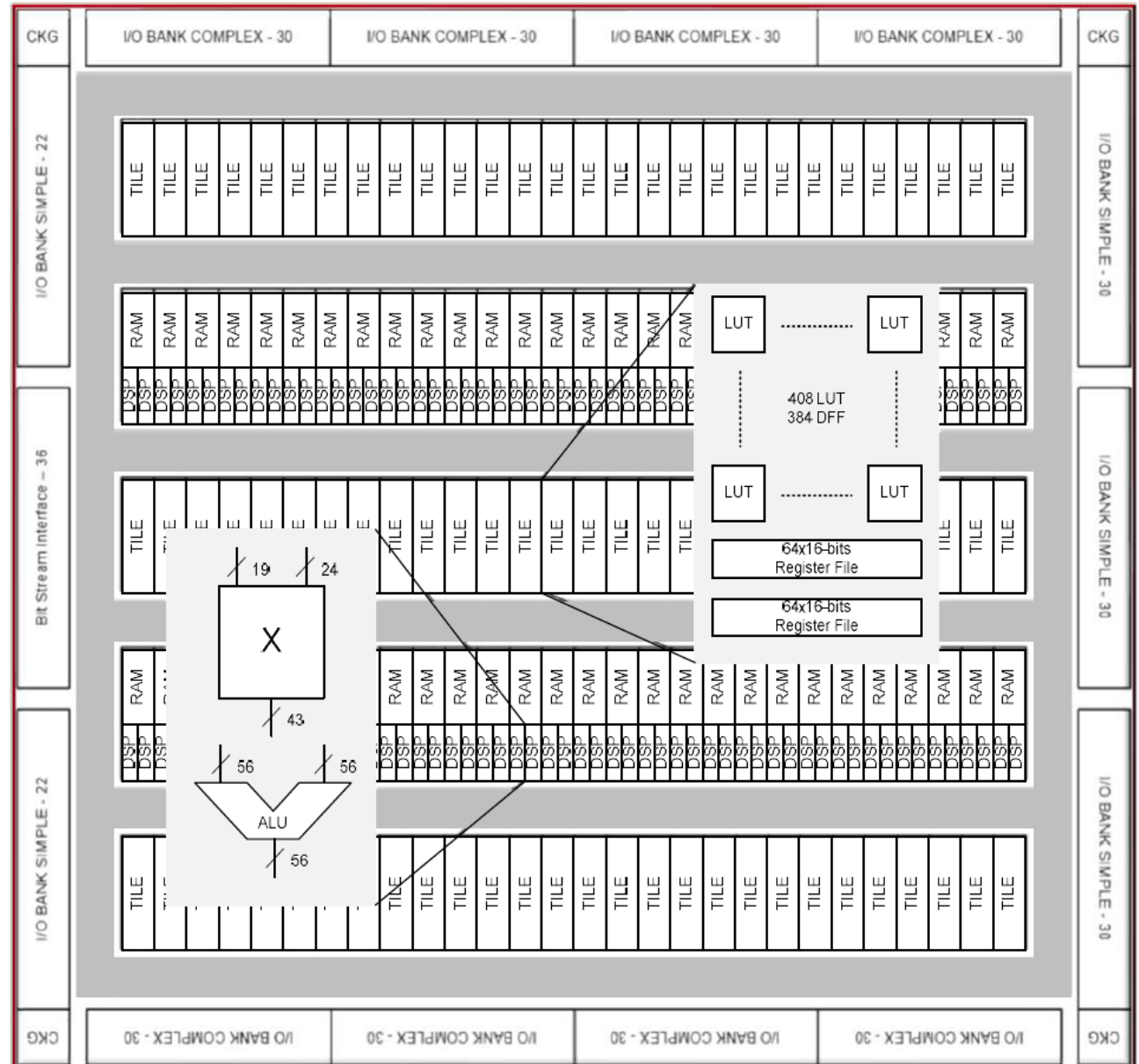
Энергопотребление:

- Статическое энергопотребление ядра по линии VDD в 2 раза меньше в сравнении с Antifuse или FLASH-based ПЛИС



Характеристики европейской ПЛИС NX1H35S, входящей в состав модуля

Device	Details	NX1H35S
Capacity		
ASIC Gates		550 000
Logic Modules	3x Tile + 2CGBs	
Register	384DFF*28*3rows	32 256
LUT-4	408LUT*28*3rows	34 272
Carry	96CY*28*3rows	8 064
Embedded RAM		2,856Mb
DPRAM	28RAM*2rows*48Kb	2.688K
Core Register File	28*2RF*3rows	168
Core Register File Bits	168*64*(16+6)bits	168K with ECC
Additional Features		
DSP Blocks	56*2rows	112
SpaceWire link I/F 400Mbps	CODEC	1
High-Speed Serial Link 6,25Gbps	SERDES Tx/Rx	0
Hard IP Processor core	ARM Cortex R5	0
Clocks	4 CKG * 6 CCK	24
Inputs / Outputs		
I/O banks	8 Complex + 5 Simple	13
DDR PHY (11 IOBs)	2x / Bank Complex	16
SpaceWire PHY (8 IOBs)	2x / Bank Complex	16
Packages – User I/Os		
LG625 & CG625	29*29mm / 1mm	374



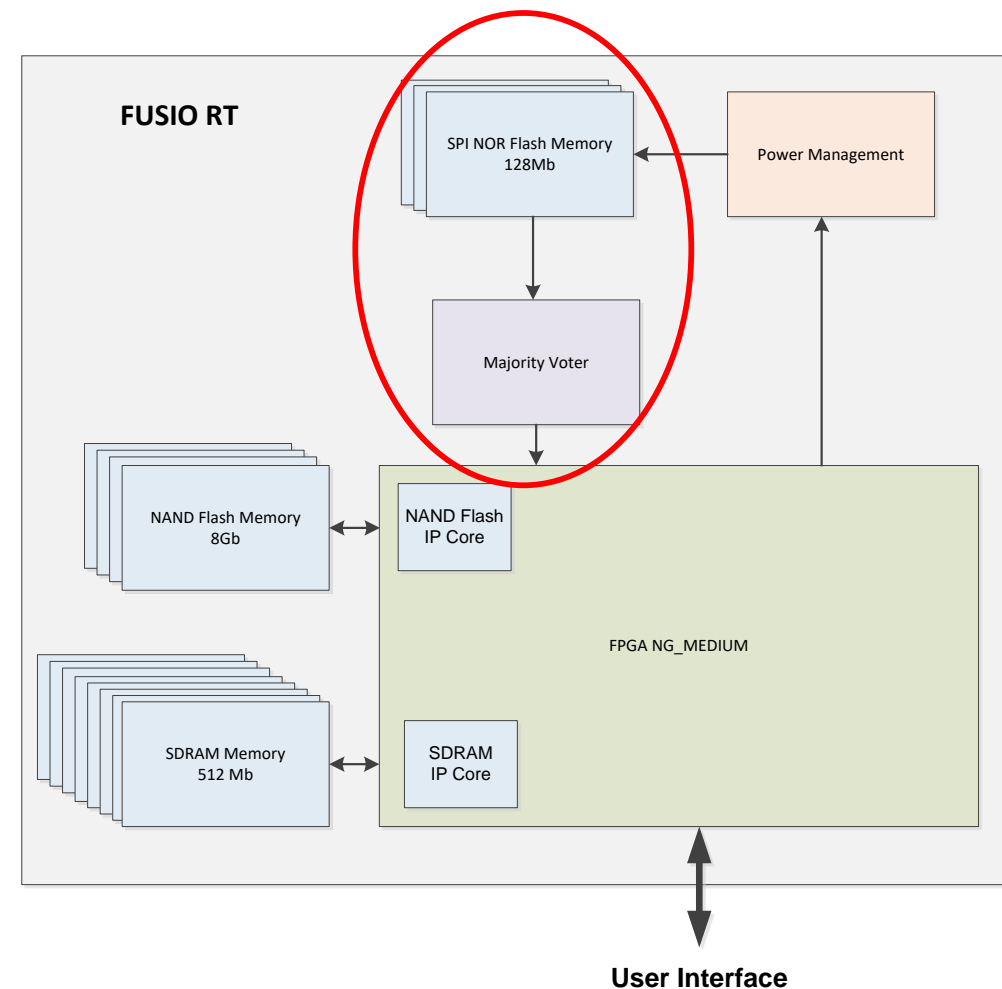
Конфигурационная память Flash NOR SPI для загрузки ПЛИС

Объем потока (bitstream) загрузки ПЛИС:

- Максимальный объем потока (100% утилизация) = 6,46 Мб
- Максимальный объем потока с инициализацией всех RAM = 12 210 Кб
- Время загрузки = 240 мс @ 50 МГц

Конфигурационная память (характеристики):

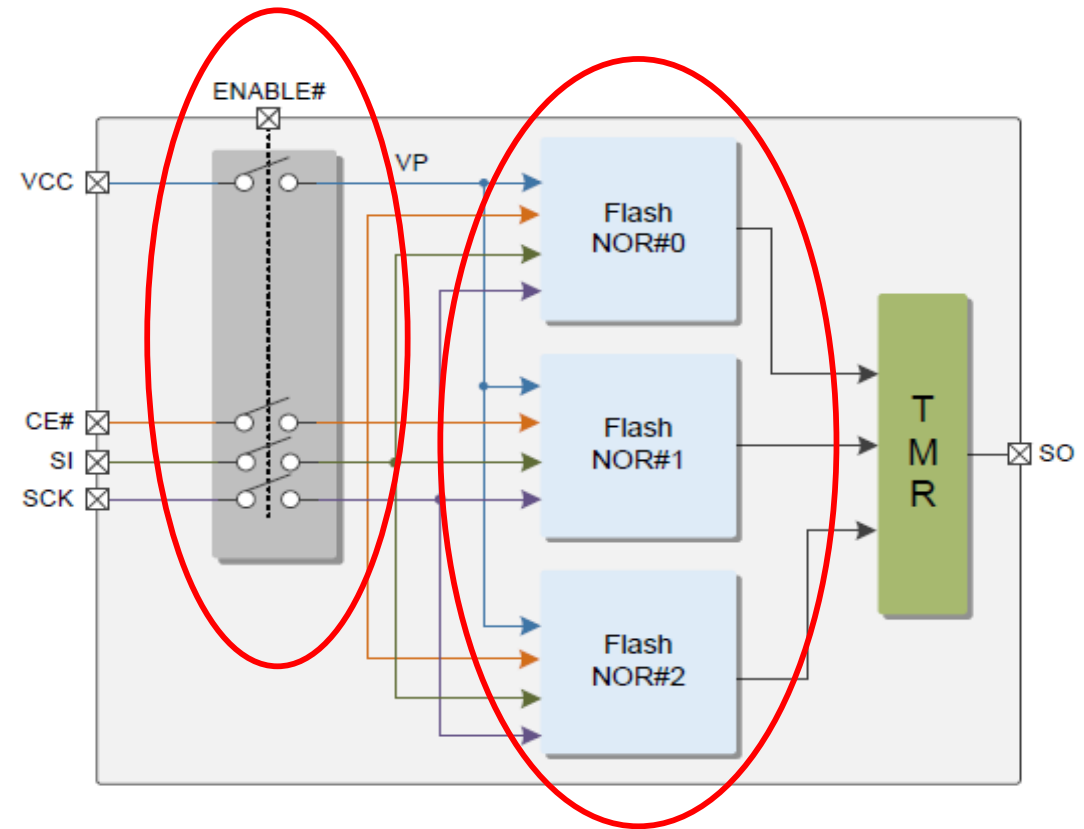
- На основе SPI NOR
- 100 000 циклов стирания/записи
- 20 лет хранения информации
- Работа с однополярным питанием: 3,3 В чтение, стирание и программирование.
- 50 МГц нормальный режим, 25 МГц загрузка ПЛИС
- Программирование от 1 до 256 байт на страницу
- Приостановка и возобновление программирования/стирания
- Работа с малым заголовком инструкций



*Замечание: TMR SPI NOR может быть заказана как отдельный модуль 3D PLUS с партномером : **3DFS128M01VS2728**

Конфигурационная память (радстойкость):

- TID запитанного модуля = 20 крад (Si)
- TID модуля без питания = 40 крад (Si)
 - **Выключатель питания интегрирован в единый блок питания**
- SEL LET порог > 62,5 МэВ*см²/мг
- SEU LET порог > 15 МэВ*см²/мг, сечение отказа = 7,5*10⁻¹¹ см²/бит
 - **TMR** – 3 SPI NOR FLASH с мажоритарной схемой голосования для снижения влияния SEU и SEFI
 - **128 Мб каждый банк**
- SEFI LET порог > 2 МэВ*см²/мг, сечение отказа = 5*10⁻⁶ см²/устройство
 - **Восстановление функционирования обеспечивается при помощи отключения питания и благодаря тройному резервированию**



Вычислительная память (опционально):

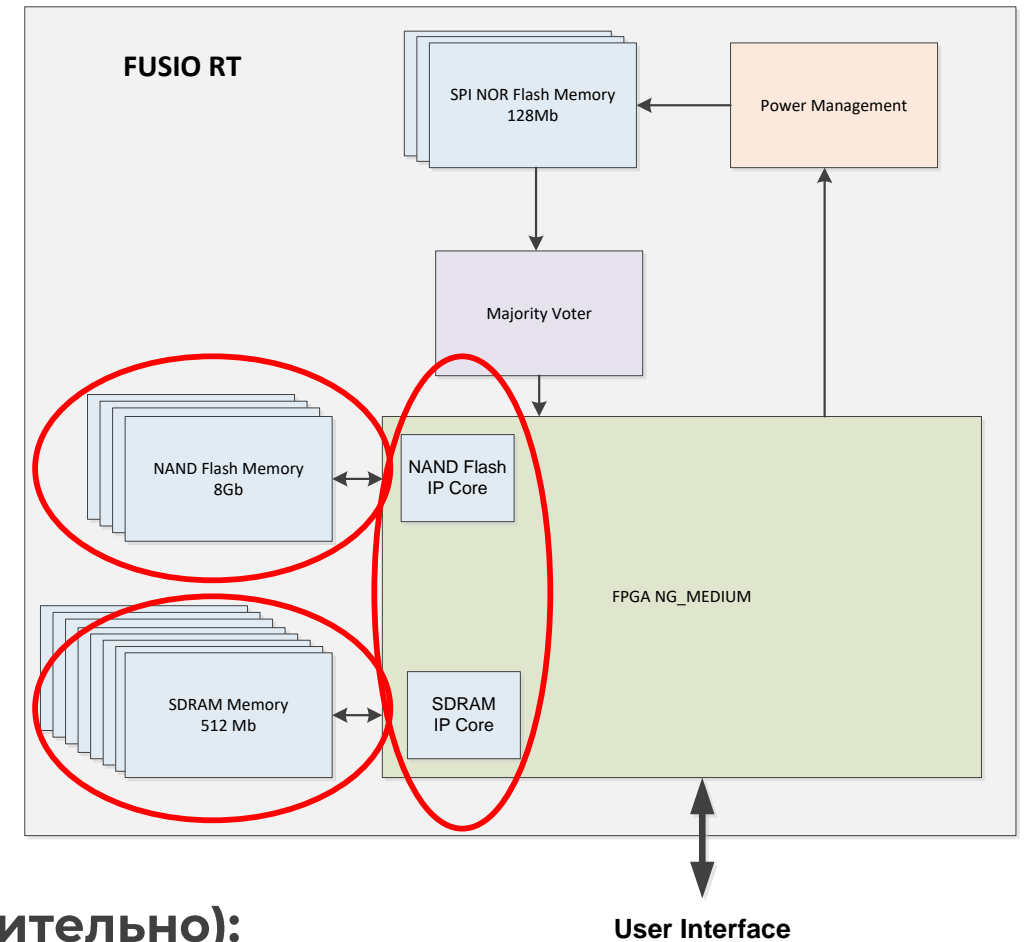
- **SDRAM** – шина от x8 до x32 бит для адаптации к разным скоростям и кодам восстановления ошибок ECC
- Доступна интеграция от 512 Мб до 2 Гб
- Память 3D PLUS SDRAM внесена в ограничительный перечень EPPL

Память хранилища данных (опционально):

- **NAND Flash** – доступна интеграция от 16 Гб до 64 Гб
- Шина данных от x8 до x32 бит для адаптации к разным скоростям
- 100 000 циклов стирания/записи
- 10 лет хранения информации
- Память 3D PLUS NAND Flash внесена в ограничительный перечень EPPL

IP ядра повышения стойкости к радиации (дополнительно):

- IP ядро контроллера SDRAM для подавления ошибок вызванных воздействием радиации в SDRAM
- IP ядро контроллера NAND Flash для подавления ошибок вызванных воздействием радиации в NAND Flash



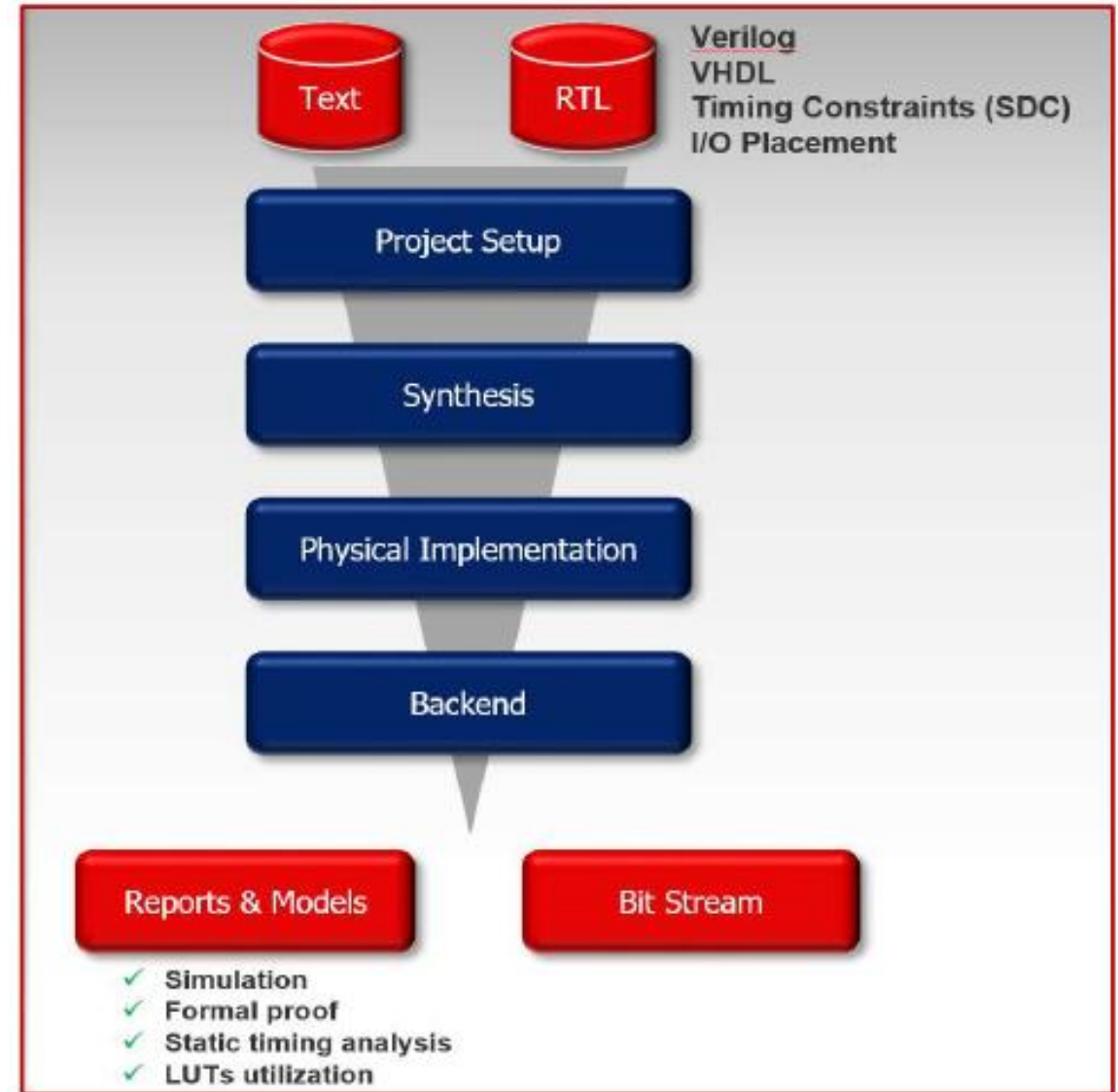
262 доступных порта ввода/вывода
(из 374 портов, доступных в ПЛИС
NG-Medium)

Программное обеспечение

NXtar

Среда проектирования ПЛИС

- Уникальная среда проектирования ПЛИС предоставляется компанией NanoXplore (разработчик ПЛИС и ПО)
- Программное обеспечение включает синтезатор и утилиту размещения и трассировки
- Предоставляются модели для симуляции с обратной аннотацией
- Встроенный оптимизатор предназначен для уменьшения логической плотности и повышения рабочей частоты



Поддерживаются: Verilog IEEE 1364-1995/2001/2005
VHDL IEEE 1076-1993/2008

Графический пользовательский интерфейс

Программное обеспечение **NXmap** доступно для ОС **Linux**

Menu bar

Configuration parameters bar:

- Capture_width, capture_depth
- Trigger mode (basic or basic_and_edges)
- Capture_mode (pre_trigger_enable & value or multiple_windows)
- Adv_trigger_enable (single level or two-level trigger)
- User's defined additional buffering: 0, 1 or 2

Status bar:

- Waiting for command
- Waiting for Adv_trigger
- Waiting for trigger
- Current capture window (for multiple_windows capture)
- Loading captured data

TRIG IMMEDIATE

TRIG

User's defined signal names:

- DATA_IN(15:0) x"3BAC"
- ADDR_W(7:0) 251
- CS '1'
- WR '0'
- DATA_OUT(15:0) x"3BAC"
- ADDR_R(7:0) x"4E"
- STATUS(3:0) b"0110"
- ENA '1'
- CNT(5:0) 55

Radix:

- Binary
- Hexadecimal
- Decimal Unsigned
- Decimal Signed

Active cursor: C1

Main trigger conditions:

```
DATA_IN = x"0A0C"
ADDR_W = x"73"
CS = '1'
WE = # (rising)
DATA_OUT = b"0000000000000000"
```

Adv trigger conditions:

```
ADDR_W = x"73"
ADDR_R = # (rising)
DATA_OUT = b"0000000000000000"
```

enc_dec_libFenc_dec.on NG-MEDIUM - NanoXmap 2.7

Synthesize Place Route

Command Select Element Path By Plane Domain Any Type Longest

Filters:

Matching elements: (40)

Name

- MAIN[(-):]-ENA.O.-DUAL
- MAIN[(-):]-ENA.O.-DUAL
- MAIN[(-):]-ENA.O.-DUAL
- MAIN[(-):]-ENA.O.-DUAL
- MAIN[(-):]-ENA.O.-DUAL
- MAIN[(-):]-ENA.O.-DUAL
- MAIN[(-):]-ENA.O.-DUAL
- MAIN[(-):]-ENA.O.-DUAL

Options:

- Ensure visible
- With auto refresh Details

Path: DATA[Input to cg-CLK:Rising]

Domain: DATA[Input to cg-CLK:Rising]

Delay: 2,395ns

External: (-):-ENA.O.-> (-):-G01_6:c-ENA_I2

Internal: (-):-G01_6:c-ENA_I2 -> (-):-G01_6:c-ENA.O

External: (-):-G01_6:c-ENA.O -> (-):-UUT1dout_real[121,14

Copyright © 2010-2017, NanoXplore, All rights reserved

Имеет встроенный логический анализатор IP-ядра

```
#!/usr/bin/env python
from os import path
from nanosize import *
dir = os.path.dirname(os.path.realpath(__file__))
sys.path.append(dir)
project = createProject()
project.setVariantName('enc_dec_lib', 'enc_dec')
project.setToolchainName('NG-MEDIUM')
project.addFiles('enc_dec_lib', ['src/enc_dec.vhd'])
project.addFiles('enc_lib', ['src/seq.vhd', 'src/data_gen.vhd', 'src/enc.vhd'])
project.addFiles('dec_lib', ['src/dec.vhd'])
project.setSettings({'MergeRegisterToPad': 'Always',
                    'MultiplierToPadThreshold': '1',
                    'ManageUnconnectedOutputs': 'Ground',
                    'AdderToPadThreshold': '1',
                    'DefaultRAMMapping': 'RAM',
                    'ReportingForce': 'high'})
if path.exists(dir + '/pads.py'):
    from pads import pads
    project.addPads(pads)
project.save('native.nm')
project.save('synthesized.nm')
if not project.synthesize():
    sys.exit(1)
project.save('placed.nm')
if not project.place():
    sys.exit(1)
project.save('placed.nm')
if not path.exists(dir + '/pads.py'):
    project.savePorts('pads.py')
if not project.route():
    sys.exit(1)
project.save('routed.nm')
project.reportInstances()
if __name__ == '__main__':
    analyzer = project.createAnalyzer()
    analyzer.launch()
    project.destroy()
    print 'Errors: ', getErrorCount()
    print 'Warnings: ', getWarningCount()
```

Python 3.8.10 - NanoXmap 2.7

```
Writing project file /home/user/example/vhdl/enc_dec/placed.nm
Saving project succeeded in 498 milli-seconds
Routing project (step 1/3) with NANO4.2
Routing project (step 2/3) with NANO4.2
Routing project (step 2/3) succeeded in 153 milli-seconds
Routing project (step 3/3) with NECTAR-4.2
Routing singular nets
Routing embedded nets
Routing crawling nets
Routing project (step 3/3) succeeded in 5 seconds [no failure]
Progress Report: step 'Routed'
Reporting Instances
Reporting Details
-----
4-LUT | DFF | XLUT | 4-bits carry | Register | Cross | Clock | Digital | Memory |
      |     |      |            | file   | domain | switch | signal | block |
      |     |      |            | block | clock |         | processor |         |
-----
515/32256 (2%) | 326/32256 (2%) | 0/2016 (0%) | 0/168 (0%) | 0/168 (0%) | 0/336 (0%) | 0/112 (0%) | 0/56 (0%) | 3/32 (10%) | 0/4 (0%) |
-----
Power consumption analysis:
The following consumption values are estimates. The real consumption of the chip may vary.
Static consumption: 0.73W
Dynamic consumption ratio: 0.0041554 W/MHz
-----
End of Progress Report
Saving project
Writing project file /home/user/example/vhdl/enc_dec/routed.nm
Saving project succeeded in 345 milli-seconds
Reporting Instances
Reporting Details
-----
4-LUT | DFF | XLUT | carry | Register | File | Domain | Clock | Digital | Memory |
      |     |      |       | block | block | clock |         | signal | block |
      |     |      |       |       |       |       |         | processor |         |
-----
515/32256 (2%) | 326/32256 (2%) | 0/2016 (0%) | 0/168 (0%) | 0/168 (0%) | 0/336 (0%) | 0/112 (0%) | 0/56 (0%) | 3/32 (10%) | 0/4 (0%) |
-----
Performing static timing analysis
Resetting timing graph
Analyzing project with TATWIN-4.0 [dynamic mode]
Analyzing project succeeded in 532 milli-seconds
Static timing analysis performed in 962 milli-seconds
Reporting domains (Case Analysis): Typical
-----
```

Программное обеспечение, компиляторы для ПЛИС – это важная составляющая интеллектуальной собственности компании производителя ПЛИС.

IP-ядра, предоставляемые компанией NanoXplore

- NXScore
- Генератор параллельных КИХ-фильтров (FIR):
 - **Systolic** – реализует полностью программируемый параллельный фильтр N-TAP FIR. Он поддерживает до 56 ответвлений и обеспечивает самую высокую рабочую частоту
 - **Transpose** – реализует полностью программируемый параллельный фильтр N-TAP FIR. Он поддерживает до 56 ответвлений и обеспечивает высокую рабочую частоту
 - **Transpose dual** – реализует полностью программируемый параллельный фильтр N-TAP FIR и поддерживает до 56 ответвлений
 - **Transpose symmetric** - реализует полностью программируемый параллельный фильтр N-TAP FIR и поддерживает до 112 ответвлений и обеспечивает высокую рабочую частоту
- SpaceWire IP-ядро (CODEC, RMAP, Routing switch)
- Интерфейс DDR2, совместимый с IP-ядром RIMC компании 3D PLUS

IP-ядра, предоставляемые компанией 3D PLUS

- Контроллер памяти DDR2
 - Контроллер памяти SDRAM
 - Контроллер памяти NAND Flash
- Контроллеры совместимы со всеми конфигурациями модуля FUSIO RT

IP-ядра, предоставляемые компанией Gaisler

- Шины: АНВ2АНВ, АНВCTRL, АНВUART, АРВCTRL, АРВUART, GR1553B, GRCANFD, GRETH, GRGPIO, GRPCI2, GRSPW2, I2CMST, SPICTRL
- Памяти: FТАНВРАМ, FТМCTRL, МЕМSCRUB, SPIMCTRL
- Процессоров: GPTIMER, LEON3/LEON3FT

IP-ядра, предоставляемые компанией Adentis

- Ядро Mil-Std-1553B BC/RT

IP-ядра, предоставляемые компанией SkyLabs

- PicoSkyFT и библиотеки PicoLIB (UART, Timer, I2C, GPIO...)

Программное обеспечение

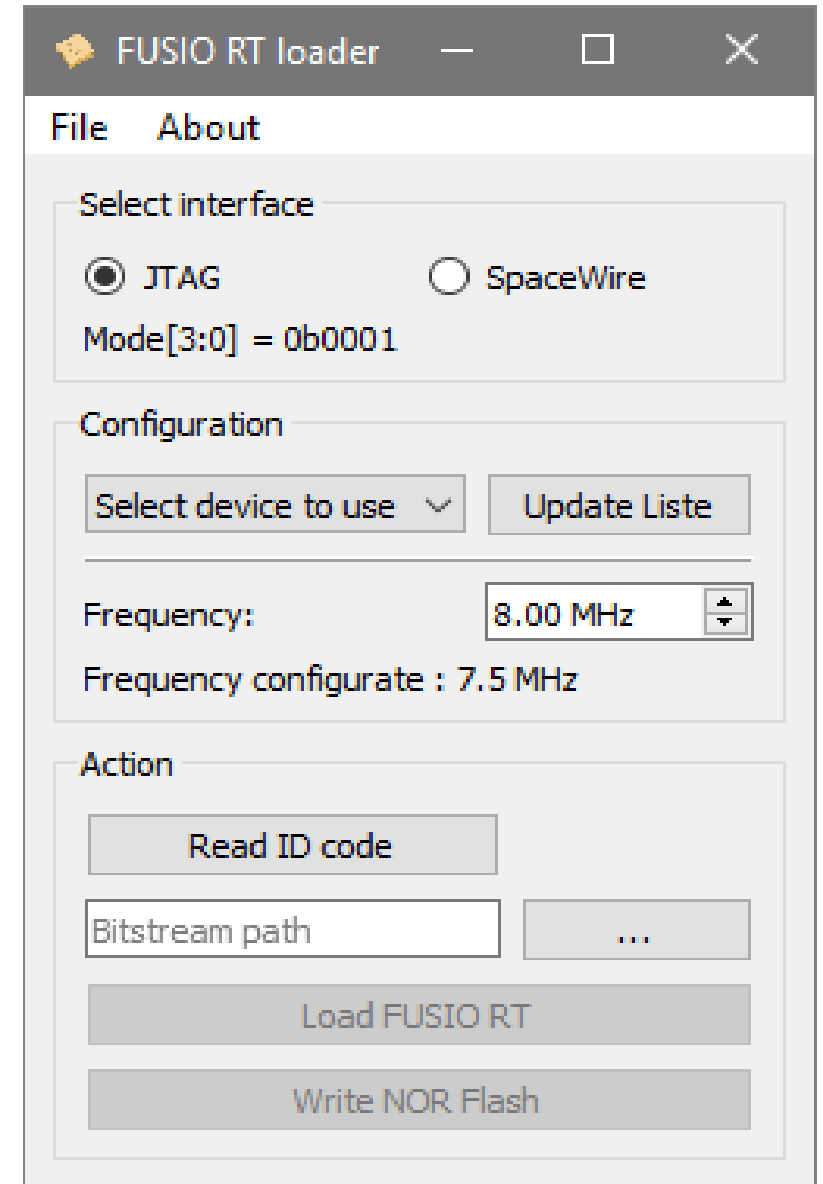
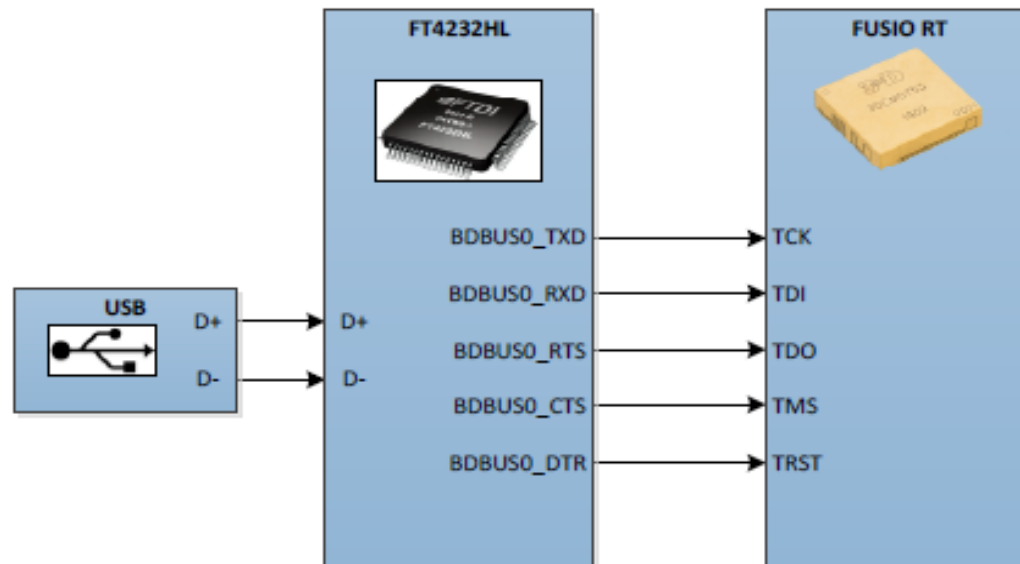
3D PLUS

Загрузчик конфигурационного потока в ПЛИС модуля FUSIO RT

Функции загрузчика конфигурационного потока

- Чтение ID посредством JTAG и SpceWire
- Загрузка конфигурации в ПЛИС посредством JTAG и SpceWire
- Запись конфигурации в конфигурационную память Flash NOR SPI

Загрузчик FUSIO RT доступен для ОС **Windows** и **Linux**



Варианты комплектов поставки FUSIO RT

Конфигурации поставляемых модулей

- **3DMC0753-х:** ПЛИС и конфигурационная память
- **3DMC0754-х:** ПЛИС, конфигурационная память и 64 Гб энергонезависимой памяти (ПЗУ)
- **3DMC0755-х:** ПЛИС, конфигурационная память и 2 Гб энергозависимой памяти (ОЗУ)
- **3DMC0752-х:** ПЛИС, конфигурационная память, 2 Гб энергозависимой памяти (ОЗУ) и 64 Гб энергонезависимой памяти (ПЗУ)

Даташит (тактико-технические характеристики)

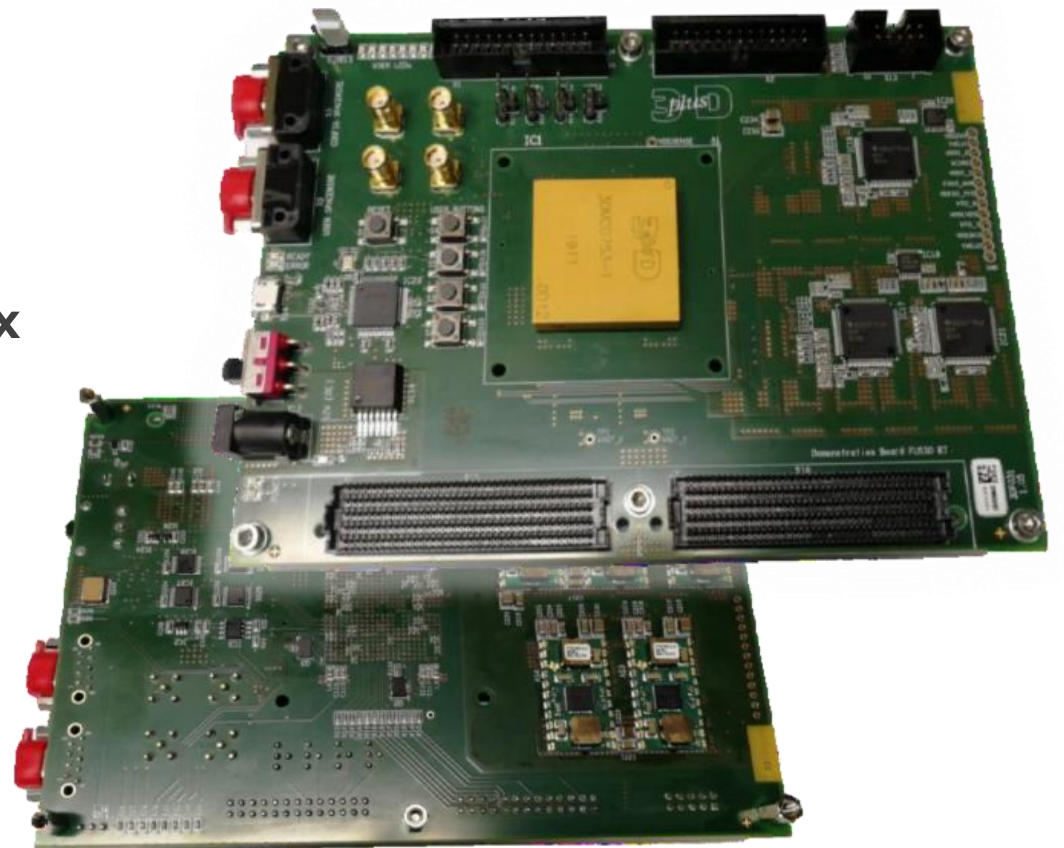
- **3DFP-0753** (для базовой конфигурации)

Отладочная плата 3DEV0753

- Доступна к заказу с базовым модулем **3DMC0753-х**

В комплект поставки входит **Пакет документов**

- Детальная спецификация
- Отчеты радиационных испытаний
- Лицензионное соглашение на использование ПО для разработки
- Руководство пользователя и вся сопроводительная документация к ПЛИС описание ПО NXmap, библиотек.



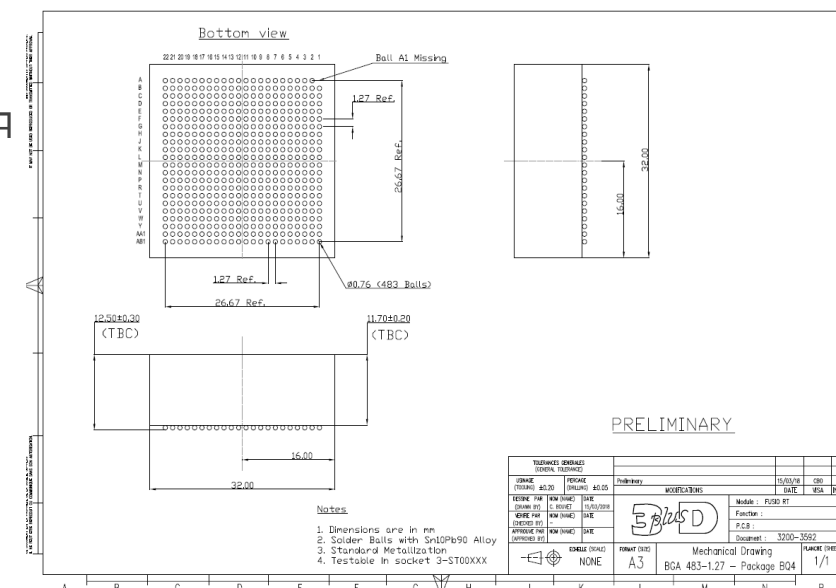
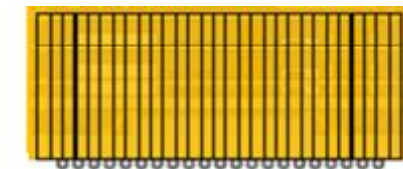
ВЫВОДЫ

Ключевые функции и преимущества

FUSIO RT : Первая европейская радиационнотойкая ПЛИС, интегрированная с радиационнотойкой конфигурационной памятью, оперативной и постоянной ЗУ

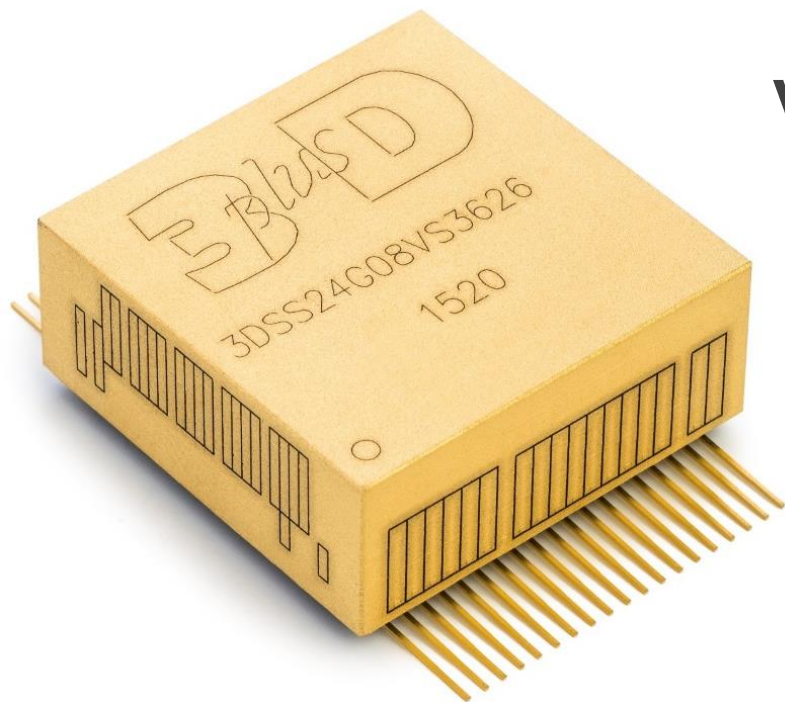
Ключевые преимущества модуля:

- ПЛИС, произведенная по технологии, квалифицированной для космоса
- Интегрированная потоковая конфигурационная **Flash NOR SPI** с троированием
- Опциональная **интегрированная SDRAM** – вычислительная память с шиной данных до x32 бит
 - Доступное IP ядро контроллера SDRAM
- Опциональная **интегрированная NAND Flash** – память для хранения информации с шиной данных до x32 бит
 - Доступное IP ядро контроллера NAND Flash
- Температурный диапазон: **-40 до +105 °C**
- **Корпус BGA483 с шагом выводов 1,27 мм**
- Габариты: 32x32x12,5* мм³ (*модуль в полной конфигурации)
- **Радиационная стойкость:**
 - Накопленная доза TID > **40 крад**
 - Иммуниет к SEL LET с порогом > **60 МэВ*см²/мг.**



Инженерный и летный образец **3DMC0753-3** доступны для заказа.

**«Не стесняйтесь контактировать с нами, чтобы обсудить
ваши потребности и задачи... в 3-ем измерении»**



www.3D-PLUS.com

**Больше электроники в
меньшем пространстве!**



12, лит. А, ул. Маяковского, Санкт-Петербург

Телефон: +7 (812) 385-20-10

Факс: +7 (812) 385-11-91

E-mail: info@sdsolutions.ru

Инженер по применению: Королев Алексей Викторович